

3. Свечников С. В., Каганович Е. Б., Маноилов Е. Г. // Физика полупр., квант. электроника и оптоэлектроника, 1998. Т. 1. С. 13.
4. Ozaki T., Araki M. Y., Loshimura S., Koyama H., Koshida N. // J. Appl. Phys. 1994. V. 76. № 3. P. 1986.
5. Monastyrsky L., Lesiv T., Olenych I. // Thin Solid Films. 1999. V. 343—344. P. 335.
6. Monastyrsky L., Parandii P., Panasiuk M. // Proc. SPIE. 2000. V. 4425. P. 347.

7. Monastyrsky L. S., Savchyn V. P., Parandii P. P. // Ibid. V. 4355. P. 67.
8. Биленко Д. И., Белобровая О. Ю., Жарикова Е. А., Терин Д. Б., Хасина Е. И. // ФТП. 2005. Т. 39. № 7. С. 834.
9. Bratkowski A., Korcala F., Lukasik Z., Borowski P., Bal W. // Opto-Electronics Review. 2005. V. 13. № 1. P. 35.

Статья поступила в редакцию 15 марта 2007 г.

Calculation of photosensitivity of porous silicon for optoelectronic devices

L. S. Monastyrsky, B. S. Sokolovsky
Ivan Franko National University, Lviv, Ukraine

It has been developed a new theoretical model for the photosensitivity of porous silicon which takes into account the recombination of photocarriers at the surfaces of spherical pores. An expression for the semiconductor photoconductivity has been derived under assumption of uniform generation of photocarriers and diffusion character of their movement. The photosensitivity of porous silicon has been shown to strongly depend on the velocity of photocarriers recombination at the pore's surfaces, radius of pores and average distance between pores.

УДК 621.383.4/5:621.383.52

Схема считывания с электронным управлением для матриц фотодиодов среднего ИК-диапазона

В. П. Рева
Институт микроприборов НАН Украины, Киев, Украина

Ф. Ф. Сизов
Институт физики полупроводников НАН Украины им. В. Е. Лашкарева, Киев, Украина

Обсуждены проблемы проектирования схем считывания для матриц ИК-фотодиодов диапазона длин волн 3—5 мкм и их потенциальные функциональные возможности. Обоснован выбор маршрута изготовления схемы считывания для матрицы фотодиодов формата 128×128 и рассмотрены конструктивные особенности данной схемы, а также приведены ее характеристики.

До настоящего времени наиболее распространенной технологией изготовления многоэлементных ИК-фотоприемников являлась гибридная технология. Важная составляющая такой технологии — проектирование и изготовление кремниевых схем считывания к многоэлементным и матричным фотодиодным приемникам излучения. Несмотря на наличие на рынке полноформатных "смотрящих" ФПУ размером 1024×1024 элементов и более, матрицы небольшого формата 128×128 находят применение в недорогих промышленных и специальных устройствах. Для их успешного

использования они должны включать определенный набор функций управления, в том числе выборку "мертвых" элементов, и не требовать сложного электронного обрамления. Особенности проектирования одной из разновидностей кремниевых схем считывания для ФПУ среднего диапазона длин волн ($\lambda \approx 3—5$ мкм) фотодиодных ИК-приемников излучения и характеристики спроектированной большой интегральной схемы (БИС) считывания для матриц фотодиодов формата 128×128 рассмотрены ниже.

Архитектура схемы считывания

В настоящее время обычно употребляется разделение матричных схем считывания на пять категорий, предложенных специалистами фирмы Sofradir [1, 2]. Данное разделение весьма условно, однако позволяет сгруппировать основные характеристики схем считывания и учесть в дальнейших модернизациях достоинства и недостатки применяемых архитектур схем считывания для матричных фотоприемников.

Используемая первоначально в фотоприемниках видимого диапазона и позже примененная в схемах считывания сигналов от многоэлементных приемников излучения на основе ИК-фотодиодов ПЗС-архитектура позволяет одновременно накапливать информацию со всех фоточувствительных элементов, а затем одновременно передавать ее в ПЗС-емкость, последовательно выводить на видеовыход (т. е. по сути осуществлять режим мгновенного снимка — snapshot). Данная архитектура не позволяет полностью использовать площадь пикселя для накопления заряда; около 2/3 площади под фоточувствительным пикселем занимает ПЗС-элемент, осуществляющий хранение и передачу информационного заряда столбца. Кроме того, невозможно осуществлять произвольную выборку элементов, что для матричных архитектур бывает важно, так как часто необходимо менять формат изображения.

Архитектура коммутируемых пиксельных повторителей позволяет не использовать столбцовые усилители и осуществлять коммутацию прямо на выходной видеосузителе. Преимуществом ее является простота конструкции, но в современной технике она практически не применяется, так как не позволяет достичь необходимых кадровых частот и работать в реальном масштабе времени.

При архитектуре с делением на столбцовую шину можно использовать максимум площади под накопительную емкость в ячейке, но требуется высокочувствительный столбцовый усилитель [1, 2], так как за счет емкостного деления на его входе будет ослабленный сигнал, к тому же со значительными добавками помех от импульсов выборки.

Архитектура с выходным пиксельным интегрированием применялась при очень низком уровне интегральной технологии для коротковолнового диапазона ИК-спектра. Она позволяет использовать минимальные размеры пикселя, но применима только для систем с малым временем интегрирования (для 100 Гц кадровой развертки в матрице 128×128 элементов время интегрирования не может превышать $\tau \approx 40$ мкс при учете, что половина времени используется на выходное мультиплицирование).

Сейчас в большинстве случаев применяется архитектура с усилением мгновенно захваченного заряда (snapshot). Она позволяет осуществлять вывод видеоинформации, полученной в один и тот же момент времени. При ее использовании применяются два типа входных преобразователей импеданса — схемы прямой и буферизированной прямой инжекции. Часть площади в ячейке должна быть отведена для емкости хранения захваченной информации, как это сделано, например, для входного элемента матрицы ISC9705 формата 320×256 фирмы "Индиго" (Indigo) [3].

Необходимо все же отметить условность такого деления приведенных архитектур схем считывания для ИК-матриц фотодиодов. Возможны и другие решения. Так, на наш взгляд, оптимальной для схемы считывания формата 128×128 может быть архитектура, представленная на рис. 1. Эта схема рассчитана на использование фотодиодов ИК средневолнового ($\lambda \approx 3\text{—}5$ мкм) диапазона спектра, имеющих относительно высокий импеданс (динамическое сопротивление в отсутствие смещения $R_0 \geq 10^8$ Ом при $T \leq 100$ К).

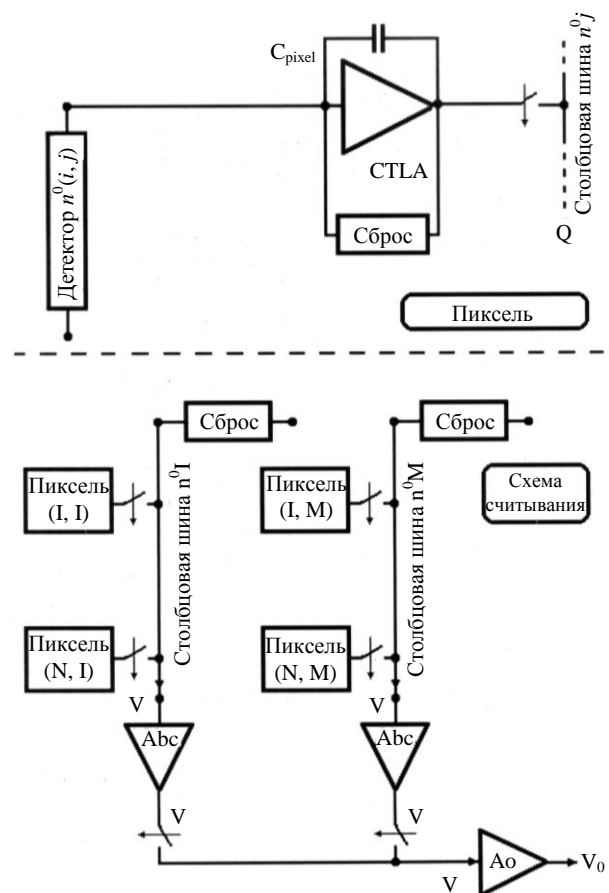


Рис. 1. Архитектура схемы считывания для матрицы фотодиодов формата 128×128

С учетом использования во входной ячейке усилителя-преобразователя с емкостной обратной связью предлагаемая архитектура — компромисс между архитектурой с коммутируемыми повторителями и архитектурой с делением на столбцовую шину. При использовании такой архитектуры преобразование заряд—напряжение происходит во входной ячейке, сигнал со строки в буферные (столбцовые) усилители считывается в виде напряжения с максимальным размахом более 2 В. Буферные усилители позволяют получать частоту кадров до 200 Гц и обеспечивают оптимальное соотношение сигнал/шум. Блок-схема ИС (интегральная схема считывания) представлена на рис. 2.

При проектировании схемы считывания особое внимание уделялось энергетическим характеристикам — минимизации тока потребления и количества выводов из холодной зоны. Для этого ис-

пользовались один аналоговый выход, двухпроводный асинхронный последовательный интерфейс управления ИС, формирование на кристалле всех сигналов синхронизации. С помощью последовательного интерфейса можно задавать частоту кадров 200, 100, 50 или 25 Гц; время накопления (интегрирования) от 11 до 1035 мкс; тип режима — рабочий/тестовый. Для тестирования микросхемы без подключения матрицы фотодиодов предусмотрен токовый вход. Для задания уровня "черного" предусмотрены два столбца темновых ячеек, к которым фотодиоды не подключаются. Этот уровень может задаваться внешним потенциальным сигналом. В тестовом режиме предусмотрен режим опроса одной строки. На рис. 3 представлена временная диаграмма работы схемы в рабочем режиме.

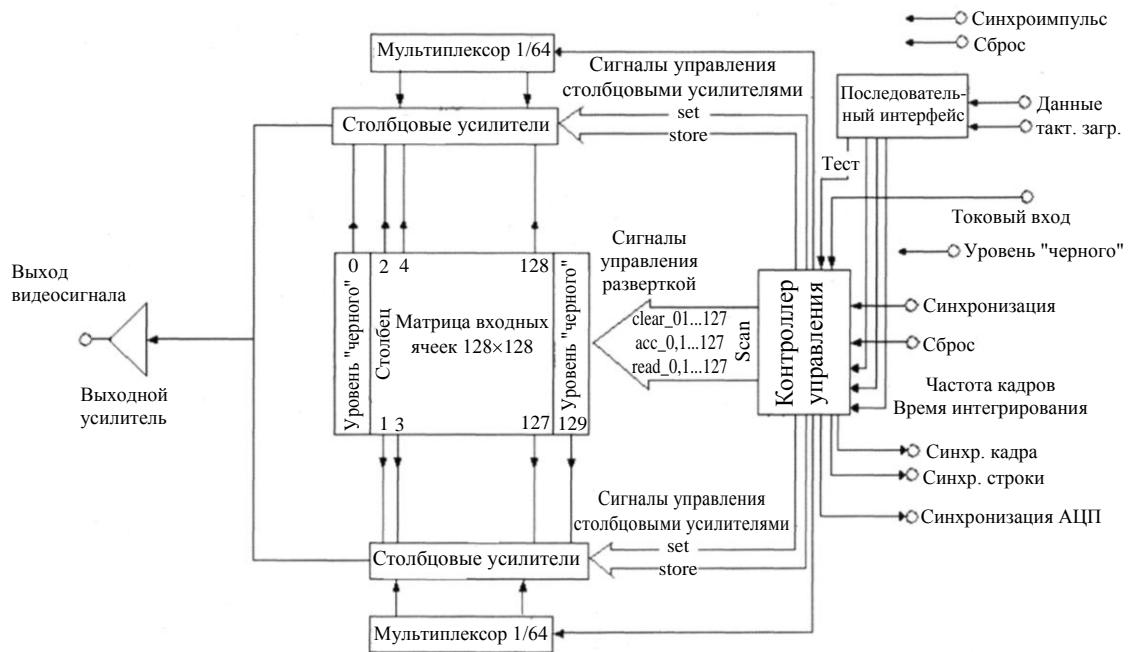


Рис. 2. Блок-схема ИС к матрице фотодиодов формата 128x128 среднего ИК-диапазона спектра

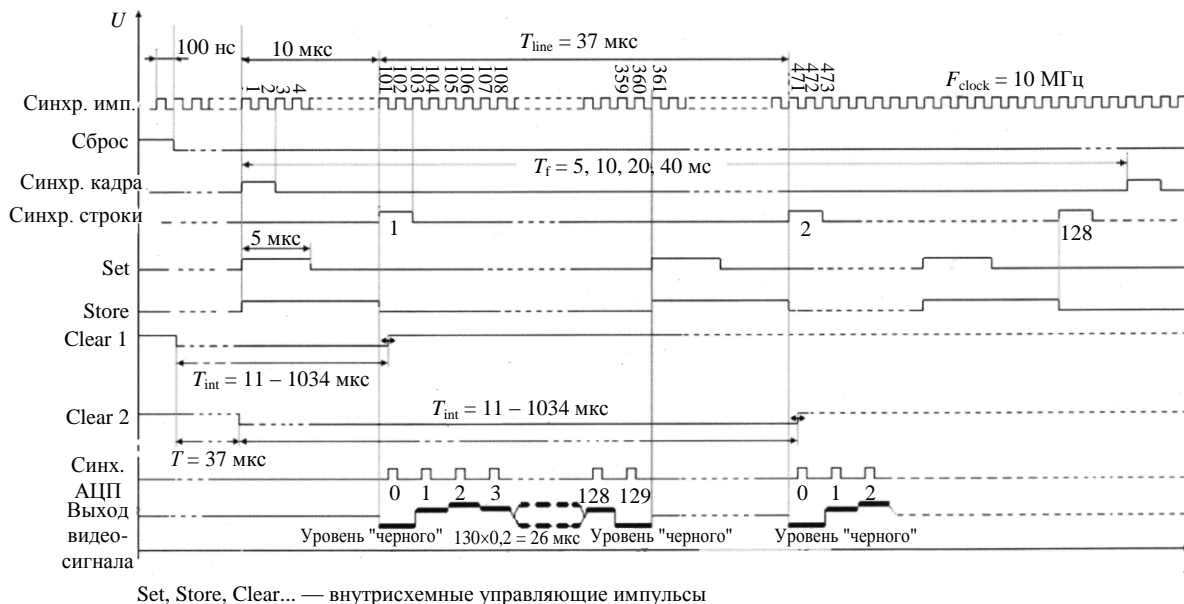


Рис. 3. Временная диаграмма работы схемы считывания для матрицы фотодиодов 128x128

Маршрут изготовления БИС

В матричных схемах считывания основной размер кристалла определяется размером пикселя. Шаг в матрице фотодиодов практически ограничивается дифракционным пределом [4]

$$d \approx 2,44\lambda F,$$

где $F \approx f/D$ — диафрагменное число;

f — фокусное расстояние;

D — относительное отверстие объектива.

Для спектрального диапазона 3—5 мкм с учетом современных возможностей изготовления ИК-объективов с $F \approx 1$ минимальный размер чувствительного элемента d не должен быть меньше кружка Эйри, в котором сосредоточено около 84 % интенсивности падающего на чувствительный элемент излучения. Для $\lambda \approx 5$ мкм — $d \approx 12$ мкм. Под каждым фоточувствительным элементом матрицы фотодиодов необходимо поместить ячейку схемы считывания, включающую в себя в зависимости от конструкции входного устройства от 3—4 до 10—12 транзисторов.

Правила проектирования больших интегральных схем обычно задают минимальную площадь, занимаемую одним транзистором (с учетом межсоединений), в пределах $20R$, где R — минимально допустимый размер (проектная норма). Из этого следует, что проектные нормы применяемых технологий для матрицы фотодиодов 128x128 могут находиться в очень широких пределах — от 2,5 до 0,25 мкм. Учитывая необходимость реализации достаточно сложного цифрового автомата для управления матрицей, для изготовления схемы считывания была выбрана КМОП-технология с проектной нормой 1,0 мкм.

Основные характеристики выбранного маршрута изготовления

Проектные нормы, мкм.....	1,0
Тип технологии.....	КМОП
Число	
фотошаблонов.....	12
слоев металлизации.....	2
слоев поликремния.....	2
Толщина подзатворного диэлектрика, Å.....	200±20
Толщина диэлектрика между поликремниями, Å.....	440±50
Топологическая длина канала, мкм.....	1,2
Размер контактного окна, мкм.....	1,2x1,2
Ширина металлической шины, мкм.....	1,2
Пороговые напряжения транзистора, В:	
n-канального.....	0,75
p-канального.....	-0,9
Удельная емкость межслойного окисла, фФ/мкм ²	1,0

Конструкция входного устройства

Характеристики схемы считывания в значительной мере зависят от конструкции входного устройства, которая выбиралась с учетом характеристик фотодиодов и системных требований.

Системные требования, требования к фотодиодам (InSb, HgCdTe, AlGaAs), усредненные входные фототоки

Размер фотодиода, мкм.....	40x40
Размер пикселя, мкм.....	50
Сопротивление диода при нулевом смещении, Ом.....	≥108
Угол зрения, град.....	≤1,4
Температура фона, К.....	300
Смещение фотодиода, мВ.....	≤10
Спектральный диапазон, мкм.....	3,7—4,7
Температура сцены, °С.....	-20±120
Фототок, нА.....	0,476—51,7
Накопленный заряд, пК:	
при времени интегрирования 50 мкс.....	0,0238—2,58
при времени интегрирования 1000 мкс.....	0,476—51,2

При таких параметрах наиболее часто используемыми входными устройствами являются устройства с буферизированной прямой инжекцией и усилитель с емкостной обратной связью (СТИА — capacitive transimpedance amplifier) [5—6]. Использование усилителя с емкостной обратной связью позволяет произвести преобразование заряд—напряжение прямо во входной ячейке. Это снижает требования к дальнейшим каскадам усиления, позволяет повысить быстродействие считывания и минимизировать площадь, занимаемую столбцовыми и выходными усилителями.

На рис. 4 приведена использованная схема входного каскада (СТИА), которая включает все необходимые элементы для организации съема информации с ИК-фотодиодов. При использовании КМОП-технологии (1,0 мкм) с двумя уровнями металлизации расчетный собственный шум такой ячейки составляет не более 200 мкВ, динамический диапазон — порядка 80 дБ.

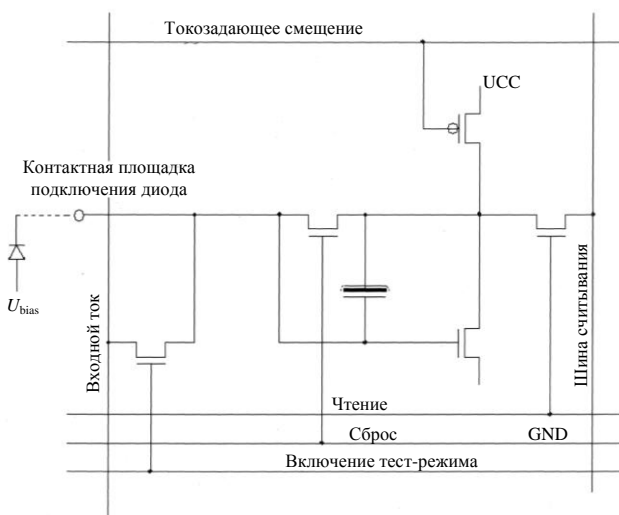


Рис. 4. Усилитель с емкостной обратной связью

Представленная входная ячейка содержит дополнительный транзистор, позволяющий протестировать схему без подключения фотодиодов. Существуют два способа, позволяющие тестировать схему считывания, — оптический и электронный. В первом случае в схему добавляется диод (*p-n*-переход) либо используется имеющийся переход, например сток транзистора сброса; во втором — необходим транзистор, в тестовом режиме обеспечивающий имитацию фототока. Недостатки и преимущества обоих способов тестирования схем считывания приведены ниже.

Электронный способ	Конструкция	Оптический способ
Транзистор, 2 шины		Si-фотодиод
	Преимущества	

- Доступ к произвольным ячейкам.
- Простота конструкции, отсутствие вспомогательных схем.
- Возможность измерения характеристик, простота тестирования.
- Возможность измерения всех ячеек одновременно.

Недостатки

- Усложнение цифровой части схемы.
- Необходимость специализации для тестирования.
- Использование части площади ячейки не по прямому назначению.
- Использование части площади ячейки не по прямому назначению.
- Наличие взаимосвязи между ячейками через общую токовую шину
- Невозможность определения параметров, только оценка функционирования.
- Специальные требования к конструкции

В данной разработке в первую очередь был выбран электронный способ тестирования. Спроектированная ячейка может быть использована как для *p⁺-n-*, так и для *n⁺-p-*диодов, однако для повышения характеристик ФПУ в целом схема считывания была спроектирована и изготовлялась в двух вариантах.

Основные параметры входной ячейки: ток потребления в области температур кипения азота порядка $I \approx 100$ нА, накопительная емкость $C \approx 1,78$ пФ, коэффициент преобразования $K \approx 0,4$ пК/В.

Аналоговые блоки

К аналоговым блокам относятся столбцовые и выходной усилители. Использование в качестве входного устройства усилителя с емкостной обратной связью упрощает требования, предъявляемые к столбцовым усилителям. При использовании КМДП-технологии с проектными нормами с 1,0 мкм реализация такого блока на основе операционного усилителя не вызывает неразрешимых схемотехнических проблем. Однако необходимо учитывать, что геометрические ограничения (размеров пикселя по одной координате) не позволяют применить все возможные схемотехнические решения для столбцового усилителя. Расчеты такого усилителя, проведенные по спроектированной топологии, дают при быстродействии более 10^8 В/с значения шума не более 200 мкВ и линейность не хуже 0,05 %. Выходной усилитель может обеспечивать нагрузкоспособность по выходу не менее 30 пФ и 100 кОм.

Цифровые блоки

Блок цифрового управления обеспечивает прием внешних команд по последовательной шине, их обработку, дешифрацию последовательного кода, генерацию всех необходимых сигналов как для внутренних потребностей схемы, так и для синхронизации внешних устройств; в рабочем режиме

меняет время интегрирования (от 11 до 1034 мкс) и частоту кадров (25, 50, 100, 200 Гц); в режиме тестирования обеспечивает построчное тестирование всей матрицы, тестирование выбранной строки, тестирование выбранной строки при подключенных фотодиодах.

Описание реализации цифровых функций не входит в задачу данной статьи, так как требует обширного рассмотрения. Необходимо только отметить, что при использовании оптимальных цифровых КМОП-библиотек цифровая часть схемы считывания для матрицы фотодиодов 128×128 содержит около 150 тыс. транзисторов.

Современный уровень технологий позволяет использовать внутренние аналого-цифровые преобразователи и выводить сигнал в двоичном коде [7, 8]. Целесообразность данного подхода неоднозначна. АЦП на кристалле с параллельным выходом приведет к увеличению теплопритоков по необходимым дополнительным электрическим шинам. При применении хотя бы 10-разрядного АЦП это приводит к необходимости использования девяти дополнительных вводов в холодную зону криостата и, соответственно, к увеличению теплопритоков. При применении АЦП с последовательным выходом это ведет к увеличению частоты вывода информации в число раз, равное разрядности АЦП. В любом случае возникают дополнительные нагрузки на холодильную машину.

Экспериментальные результаты

Разработанные макетные кристаллы микросхемы были изготовлены на производственной линейке 1,0 мкм. Их изготовление было затруднено большой площадью кристалла ($10,5 \times 10,9$ мм); наличием большого числа длинных узких шин ($10 \text{ мм} \times 1,4 \text{ мкм}$) с минимальным зазором (1,2 мкм); сложным рельефом с большим числом межслойных пересечений, особенно между первым и вторым металлом. Это привело к низкому проценту выхода годных. Основной брак — наличие утечек в межслойной изоляции (рис. 5), что проявлялось в подавляющем большинстве протестированных схем считывания и не позволило правильно измерить ток потребления. В остальном измеренные параметры соответствовали расчетным.

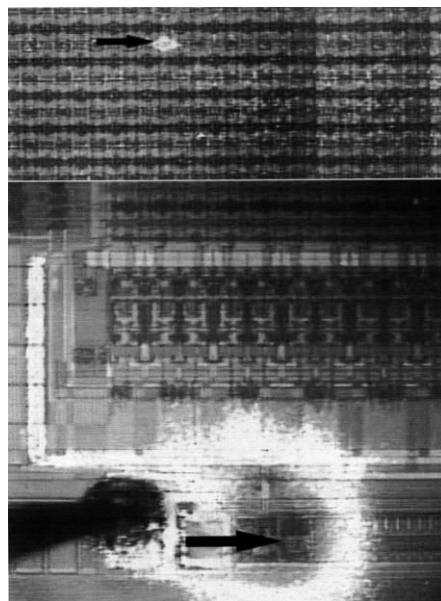


Рис. 5. Типичные дефекты изготовленных ИС

Основные измеренные параметры в сравнении со схемой считывания ISC9806 фирмы Indigo

Схема	ИМП+ИФП	Indigo
Формат		128×128
Размер пикселя, мкм	50×50	30×30
Емкость интегрирования, пФ	1,78	0,6
Динамический диапазон, дБ	> 70	> 72
Шум считывания, мкВ	< 700	< 400
Нелинейность, %	< 1,0	< 0,5
Межэлементная связь, %	< 0,1	< 0,1
Время интегрирования, мкс	11—1034	> 5, перестраиваемое
Число выходов	1	1, 2 или 4
Макс. выходной сигнал, В	2,9	3,0
Мощность рассеивания, мВт	Нет данных	< 95, макс.
Частота кадров, Гц	200	480
Частота вывода, МГц	> 5	10
Технология, КМОП	1,0	0,6

Выводы

Предложенные технические решения при проектировании и изготовлении схемы считывания информации для матриц фотодиодов среднего диапазона длин волн формата 128×128 позволили реализовать схему, обладающую широким набором функциональных возможностей и минимальными требованиями к внешнему обрамлению. При использовании 1,0-мкм КМОП-технологии изготовления схема считывания имеет параметры, близкие к параметрам схем считывания, изготовленным по технологиям более высокого уровня. Выбранная архитектура и накопительные емкости дают возможность выбора различного времени накопления вплоть до $\tau \approx 10^4$ мкс с реализацией частоты полного кадра до $f \approx 200$ Гц. Схема имеет одно питающее напряжение и один внешний тактирующий сигнал.

Л и т е р а т у р а

1. Mottin E., Pantigny P., Boch R.// Proc. SPIE. 1997. V. 3061. P. 117.
2. Рева В. П., Сузов Ф. Ф.// Прикладная физика. 2002. № 1. С. 82.
3. Aziz N. Y., Kincaid G. T., Heath J. L., Parrish W. J., Woolaway J. T.// Proc. SPIE. 1999. V. 3698. P. 766.
4. Dereniak E. L., Boreman G. D. Infrared Detectors and Systems. — N.-Y.: Wiley-Interscience, 1996.

5. Kozlowski L. J., Kosonocky W. F. Infrared Detector Arrays// Handbook of Optics/ Ed. by M. Boss, W. Van Stryland, D. R. Williams, W. L. Wolfe. — N.-Y.: McGraw-Hill, 1995.

6. Fossum E., Pain B.// Proc. SPIE. 1994. V. 2020. P. 262.

7. Nesher O., Elkind S., Adin A., Nevo I., Yaakov A. B., Raichshtain S., Marhasev A. B., Magner A., Katz M., Markovitz T., Chen D., Kenan M., Ganany A., Schlesinger J. O., Calahorra Z.// Ibid. 2003. V. 5074. P. 120.

8. Breiter R., Cabanski W. A., Koch R., Mauk K.-H., Rode W.// Ibid. P. 130.

Статья поступила в редакцию 15 марта 2007 г.

Read-out with electronic control for mid-wavelength photodiode matrixes

V. P. Reva

Institute of Microstructures of the National Academy of Sciences of the Ukraine, Kiev, Ukraine

F. F. Sizov

Institute of Semiconductor Physics by V. E. Laskariov, Kiev, Ukraine

The design problems of read-outs for IR photodiode matrixes for wavelength region 3—5 microns and their potential functional means are discussed. The choice of the read-out fabrication itinerary for 128×128 photodiode matrix is given and constructional peculiarities of the given read-out are considered, and its characteristics are listed too.

* * *